



KOREAN PATENT ABSTRACTS

(11)Publication number: 1019990066401 A
(44)Date of publication: 16.08.1999

(21)Application number: 1019980002312
(22)Date of filing: 26.01.1998
(30)Priority: ..
(51)Int. Cl. G02F 1/133

(71)Applicant: SAMSUNG ELECTRONICS CO., LTD.
(72)Inventor: HWANG, JANG WON
JUNG, BYEONG HU

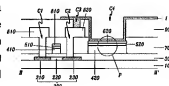
(54) LCD HAVING SUSTAINING CAPACITOR AND MANUFACTURING METHOD THEREOF

(57) Abstract:

PURPOSE: An LCD having sustaining capacitor and a manufacturing method thereof are provided to remove an ion doping process for a sustaining capacitor, and secure the sufficient sustaining capacitance and reduce the variation of the sustaining capacitance formed between pixels.

CONSTITUTION: A sustaining capacitor comprises a sustaining electrode(420), an insulator layer(520) for the sustaining capacitor and a metal pattern(620). The sustaining electrode(420) is the part of a sustaining electrode line arranged parallel with a gate line on the same layer. The insulator layer(520) with a thickness of 500 to 2,500 angstrom are formed on the gate line and the sustaining electrode line.

The multi-layered metal pattern(620), the electrode for the sustaining capacitor, performs the role of an etch stopper because the highest layer of the electrode(620) for the sustaining capacitor is formed of material with the strong resistance against ITO etching solution. Therefore, it is possible to uniform the thickness of the insulator layer(520) beneath the metal pattern. The ion doping process of a silicon pattern is skipped because the doped silicon pattern isn't used as the electrode of the sustaining capacitor.



COPYRIGHT 2001 KIPO

Legal Status

Date of request for an examination (19980126)
Notification date of refusal decision ()
Final disposal of an application (registration)
Date of final disposal of an application (19991206)
Patent registration number (1002472710000)
Date of registration (19991210)
Number of opposition against the grant of a patent ()
Date of opposition against the grant of a patent ()
Number of trial against decision to refuse ()
Date of requesting trial against decision to refuse ()
Date of extinction of right ()

(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(51) Int. Cl.⁶ (11) 공개번호 특 1999-0066401
G02F 1/133 (43) 공개일자 1999년08월16일

(21) 출원번호	10-1998-0002312
(22) 출원일자	1998년01월26일
(71) 출원인	삼성전자 주식회사 경기도 수원시 팔달구 배현3동 416
(72) 발명자	정병후 서울특별시 강서구 화곡본동 46-145 황장현 경기도 성남시 분당구 수내동 29 양자마을 한양아파트 603동 906호
(74) 대리인	김영호, 김원근

심사청구 : 있음

(54) 유기 축전기를 가지는 액정 표시 장치 및 그 제조 방법

요약

투명한 절연 기판 위에 규소층이 형성되어 있고 그 위에 게이트 절연막이 형성되어 있다. 여기에서 규소층은 도핑되지 않은 채널 영역과 그 양쪽에 형성되어 있는 도핑된 소스 및 드레인 영역으로 이루어져 있다. 게이트 절연막 위에는 게이트 전극 및 유기 축전기가 형성되어 있는데, 게이트 전극은 채널 영역 상부에 위치하며 유기 축전기는 게이트 전극 근처로 이루어진 유기 전극, 유기 전극 위의 절연층, 절연층 위의 유기 축전기를 전극 패턴으로 이루어져 있다.

대표도

도3

발명서

도면의 간단한 설명

도 1은 종래의 독립 배선 방식 액정 표시 장치의 회로 등가 회로도이고,
도 2는 본 발명에 따른 독립 배선 방식 액정 표시 장치의 배치도이고,
도 3은 도 2의 I-I'-I-I' 선에 대한 단면도이고,
도 4는 도 3의 P 부분에 대한 단면도이고,
도 5는 본 발명에 따른 전단 게이트 방식 액정 표시 장치의 배치도이고,
도 6은 도 5의 VI-VI' 선에 대한 단면도이고,
도 7a 내지 도 7k는 본 발명의 실시예에 따른 액정 표시 장치의 제조 방법을 공정 순서에 따라 나타낸 단면도이고,
도 8a 내지 도 8c는 도 7a의 공정을 더욱 상세히 나타낸 단면도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 유기 축전기를 가지는 액정 표시 장치 및 그 제조 방법에 관한 것이다.

일반적으로, 박막 트랜지스터 액정 표시 장치는 화상 신호를 전달하기 위한 데이터선, 주사 신호를 전달하기 위한 게이트선, 상단자 스위칭(switching) 소자인 박막 트랜지스터, 액정 축전기, 그리고 유기 축전기를 포함하는데, 유기 축전기의 구조에 따라 독립 배선 방식 또는 전단 게이트 방식 액정 표시 장치로 구분된다. 전자는 유기 축전기 형성을 위해 회로 내에 독립적인 배선을 형성하는 경우이고, 후자는 전단의 게이트선을 이용하는 경우이다.

그러면, 첨부한 도면을 참고로 하여 독립 배선 방식의 액정 표시 장치의 구동 원리 및 종래의 액정 표시 장치의 구조에 대하여 설명한다.

도 1은 종래의 독립 배선 방식 액정 표시 장치의 화소 등가 회로도이다.

가로 방향의 다수의 게이트선(G1, G2)과 세로 방향의 다수의 데이터선(D1, D2, D3)이 형성되어 있고, 게이트 트랜지스터(G1, G2)와 데이터선(D1, D2, D3)이 교차하여 화소 영역을 이루며, 화소 영역을 가로지르는 데이터 유선 전극을 배선(COM1, COM2)이 형성되어 있다. 화소 영역 내에는 박막 트랜지스터(TFT)가 형성되어 있는데, 박막 트랜지스터(TFT)의 게이트 단자(g)는 게이트선(G1, G2)과 연결되어 있고, 소스 및 드레인 단자(s, d)는 각각 데이터선(D1, D2, D3) 및 배선 축전기(LC)와 연결되어 있다. 또한 드레인 단자(d)와 유선 전극을 배선(COM1, COM2) 사이에는 유선 축전기(STG)가 연결되어 있다.

게이트선(G1)을 통해 박막 트랜지스터(TFT)의 게이트 단자(g)에 연결 전압이 인가되면 데이터선(D1, D2, D3)의 화상 신호가 박막 트랜지스터(TFT)를 통해 액정 축전기(LC) 및 유선 축전기(STG) 내로 흐르며 액정 축전기(LC) 및 유선 축전기(STG)가 충전되고, 이 충전된 전하는 다음 주기에서 박막 트랜지스터(TFT)의 다시 게이트를 열람 전압이 인가될 때까지 유지된다. 일반적으로 게이트 전압이 열람 상태에서 닫힌 상태로 바뀔 때 화소 전압이 다소 하락하는데, 유선 축전기(STG)는 이 변동 정도를 줄이는 역할을 한다.

일반적으로 액정 표시 장치의 박막 트랜지스터는 비정질 규소층 또는 다결정 규소층을 형성함으로 가지며, 게이트 전극과 활성층의 상대적인 위치에 따라 탑 게이트(top gate) 방식과 버텀 게이트(bottom gate) 방식으로 나눌 수 있다. 다결정 규소 박막 트랜지스터의 경우, 게이트 전극이 반도체층의 상부에 위치하는 탑 게이트(top gate) 방식이 주로 이용된다.

그런데, 종래 기술에 따른 탑 게이트 방식의 다결정 규소 박막 트랜지스터액정 표시 장치의 유선 축전기는 규소층 중 도핑된 유선 영역 및 그 위의 유선 전극, 그리고 그 사이의 높은 게이트 전압에 의해 형성됨으로 이루어진다. 또한, 유선 전극, 그 상부에 놓인 화소 전극, 그리고 그 사이에 놓인 충전 절연막 및 보호막에 이루어진 절연층에 의해 또 다른 유선 축전기가 형성된다. 이때, 충전 절연막과 보호 절연막의 두께가 각각 5,000 Å 정도로서 1,000-2,000 Å 두께의 게이트 절연막에 비해 훨씬 두껍기 때문에 화소 전극과 유선 전극 사이에 상대적으로 작은 값의 유선 용량이 형성되어 유선 축전기로써 큰 역할을 하지 못한다.

이러한 구조에서는 유선 전극과 규소층의 유선 영역에 의한 유선 축전기를 형성하기 위해서, 유선 영역에 전하의 역할을 하도록 하기 위한 이온 도핑 공정이 더 필요하다. 즉, 포토 레지스트막을 형성하고 마스크를 이용하여 패터닝한 후 포토 레지스트막이 제거된 부분을 통해 이온을 규소층에 주입하고 확산시키는 공정이 필요하다.

발명이 이루고자 하는 기술적 과제

본 발명의 과제는 박막 트랜지스터 및 유선 축전기 형성시 사진 식각 공정 및 유선 축전기를 위한 이온 도핑 공정을 제거하여 제조 공정을 단순화하는 것이다.

본 발명의 또 다른 과제는 유선 용량을 충분히 확보하고 화소 사이에 형성되는 유선 용량의 편차를 줄이는 것이다.

발명의 구성 및 작용

이러한 과제를 해결하기 위한 본 발명에 따른 액정 표시 장치에서는 무연한 절연 기판 위에 규소층이 형성되어 있고 규소층 위에는 게이트 절연막이 덮여 있다. 여기에서 규소층은 도핑된 소스 및 드레인 영역, 소스 및 드레인 영역의 사이에 위치하는 도핑되지 않은 채널 영역으로 이루어져 있다. 게이트 절연막 위에는 채널 영역의 상부에 게이트 전극이 형성되어 있으며, 유선 축전기가 또한 형성되어 있다. 유선 축전기는 게이트 배선용 금속으로 형성된 하부 유선 축전기를 전극, 유선 전극 위의 유선 축전기를 절연막, 절연막 위에 형성되어 있는 상부 유선 축전기를 전극으로 구성되어 있으며, 상부 유선 축전기를 전극은 무연 화소 전극과 접촉하고 있다.

여기에서 하부 및 상부 유선 축전기를 전극 및 절연막은 동일한 패턴으로 형성되어 있는 것이 바람직하다.

또한, 상부 및 하부 유선 축전기를 전극 및 그 사이의 절연막은 각각 이중막 또는 다중막으로 형성되어 있을 수 있다.

이러한 구조를 가지는 액정 표시 장치의 제조 방법은 게이트 배선을 금속막, 유선 축전기를 절연막, 유선 축전기를 금속막을 연속으로 증착하고 패터닝하여 유선 축전기와 게이트 전극을 형성한 후 게이트 전극을 마스크로 규소층을 도핑하여 소스 및 드레인 영역을 형성한 다음, 유선 축전기를 금속막과 접촉하도록 두 번 화소 전극을 형성함으로써 유선 축전기를 완성한다.

유선 축전기의 상부에는 충전 절연막 및 보호 절연막이 차례로 적층될 수 있는데, 충전 절연막 및 보호 절연막은 식각비가 같은 물질로 적층함으로써 식각 과정에서 충전 절연막 및 보호 절연막이 유선 축전기를 금속막을 드러내도록 동시에 제거되는 것이 바람직하다. 여기에서 유선 축전기를 금속막이 식각되도록 두 번에 에치 스톱퍼(etch-stopper)의 역할을 한다.

이처럼, 하부 및 상부 유선 축전기를 전극과 그 사이에 놓인 얇은 두께의 유선 축전기를 절연막으로 유선 축전기가 이루어지도록 큰 유선 용량을 확보할 수 있으며, 절연막은 각각의 화소마다 균일한 두께로 유지되도록 화소 사이의 유선 용량 편차를 줄일 수 있다. 또한, 종래처럼 유선 전극을 형성하기 위해 규소층을 도핑할 필요 없이 공정이 단순해진다.

그러면, 첨부한 도면을 참고로 하여 본 발명의 실시예에 따른 액정 표시 장치 및 그 제조 방법에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세하게 설명한다.

도 2는 본 발명의 실시예에 따른 독립 배선 방식의 액정 표시 장치의 배치도이고, 도 3은 도 2의 '111-111'선에 대한 단면도이다.

도 2 및 도 3에 도시한 바와 같이, 평행한 절연 기판(100) 위에 다결정 규소층(200)이 형성되어 있고, 다결정 실리콘층(200)이 형성되어 있는 기판(100) 위에는 이산화 규소(SiO₂)나 질화 규소(SiN_x)로 이루어진 게이트 절연막(300)이 500-3,000Å의 두께로 형성되어 있다.

게이트 절연막(300) 위에는 규소층(200)과 교차하는 게이트선(400)이 가로 방향으로 형성되어 있는데, 규소층(200)과 중첩되는 부분은 게이트 전극(410)이 된다. 또한 유지 전극선(430)이 게이트선(400)과 평행하게 동일한 층에 동일한 물질로 형성되어 있고 그 일부가 유지 전극(420)이 된다.

이때, 게이트 배선(400, 410, 420, 430)은 이중막 또는 다중막으로 형성될 수 있다.

또한, 규소층(200)의 경우, 게이트 전극(410) 하부에 놓인 부분은 도핑되어 있지 않은 채널 영역(220)이 되며, 그 양쪽 부분은 각각 n형 불순물로 도핑되어 있어 소스 영역(210) 및 드레인 영역(230)이 된다.

500-2,500Å 두께를 가지는 제1 절연막(510, 520)이 게이트선(400) 및 유지 전극선(430) 등의 게이트 배선 상부에 형성되어 있으며, 이 절연막(510, 520) 위에는 금속 패턴(610, 620)이 형성되어 있다. 게이트 배선(400, 430), 제1 절연막(510, 520) 및 금속 패턴(610, 620)은 동일한 형태를 가지며, 유지 전극(420) 상부의 제1 절연막(520) 위에 형성되어 있는 금속 패턴(620)이 유지 측전극의 또 다른 전극(620)이 된다. 또한, 제1 절연막(510, 520)은 이산화 규소막 등의 단일막 또는 다중막으로 형성되어 있다.

제1 절연막(610, 620) 위에는 제2 절연막, 즉 중간 절연막(700)이 전면에 걸쳐 적층되어 있고, 중간 절연막(700) 및 게이트 절연막(300)은 소스 및 드레인 영역(210, 230)을 드러내는 접촉구(C1, C2)를 가지고 있다.

중간 절연막(700) 위에는 티타늄(800) 또는 질화 티타늄(TiN) 등으로 대터치선(900)이 세로 방향으로 형성되어 있다. 대터치선(900)으로부터 길러져 나온 부분은 소스 영역(210)과 접촉구(C1)를 통해 연결되어 소스 전극(810)을 이루며, 게이트 전극(410)을 중심으로 소스 전극(810)의 반대편에는 접촉구(C2)를 통해 드레인 영역(230)과 연결되는 드레인 전극(820)이 형성되어 있다.

대터치선(900)과 소스 및 드레인 전극(810, 820) 등의 대터치 배선 위에는 보호 절연막(900)이 덮여 있다. 보호 절연막(900)에는 드레인 전극(820)을 드러내는 접촉구(C3)가 형성되어 있으며, 보호 절연막(900) 및 중간 절연막(700)에는 유지 측전극을 전극(620)을 드러내는 경우구(C4)가 형성되어 있다.

보호 절연막(900) 위에는 대터치선(900)과 게이트선(400)이 교차하며 정의되는 영역 안에 ITO(indium-tin-oxide) 투명 화소 전극(1)이 형성되어 있다. 화소 전극(1)은 접촉구(C3)를 통해 드레인 전극(620)과 연결된다. 경우구(C4)를 통해 유지 측전극을 전극(520)과 접촉되어 있다.

유지 측전극을 이루는 유지 전극(420), 그 상부의 유지 측전극을 절연막(520) 및 금속 패턴(620)은 각각 다중막으로 형성되어 있을 수 있는데, 도 4를 참고로 하여 설명한다.

도 4는 도3의 P 부분을 확대한 단면도로서, 유지 측전극의 다중막 구조를 나타낸다.

도 4에 도시한 바와 같이, 게이트 절연막(300) 위에 게이트 배선층 금속으로 형성된 유지 전극(420)은 알루미늄(421) 및 티타늄막(422)으로 이루어진 이중막으로 형성되어 있다.

유지 전극(420) 위에는 이중막 또는 삼중막으로 유지 측전극을 절연막(520)이 형성되어 있다. 절연막(520)은 이산화 규소막(521) 및 질화 규소막(522)의 이중막 또는 이산화 규소막(521), 질화 규소막(522) 및 이산화 규소막(523)의 삼중막으로 형성되어 있다.

또한, 유지 측전극을 절연막(520) 위에 형성되어 있는 금속 패턴(620)은 하층(621) 및 상층(622)의 이중막 또는 다중막으로 되어 있으며, 최상층(622)은 중간 절연막(700) 및 보호 절연막(900)보다 식각비가 작은 크롬(Cr)막, 몰리브덴(Mo)막 또는 네오디뮴(Nd)막으로 형성되어 있다.

금속 패턴(620)은 화소 전극(1)과 접촉하고 있다.

이러한 구조는 전단 게이트 방식에도 적용될 수 있으며, 도 5 및 도 6을 참고로 하여 설명한다.

도 5는 전단 게이트 방식의 액정 표시 장치의 배치도이고, 도 6은 도 5의 VI-VI'선에 대한 단면도이다.

전단 게이트 방식에서는 전단 게이트선의 일부가 유지 전극의 역할을 한다.

도 5에 도시한 바와 같이, 전단 게이트선(400')의 일부인 제1 유지 전극(440'), 그 위의 유지 측전극을 절연막(540') 그리고 제2 유지 전극(640')이 유지 측전극을 이루며, 제2 유지 전극(640')은 화소 전극(1)과 경우구(C4)를 통해서 접촉하고 있다.

전단 게이트선(400')과 화소 전극(1)이 중첩되는 부분에서 유지 측전극이 형성되는 점을 제외하면 앞서 설명한 독립 배선 방식의 액정 표시 장치와 구조가 동일하다.

이상에서와 같이, 본 발명에 따른 액정 표시 장치에서는 유지 측전극을 절연막(520)이 최소 500Å의 두께로 유지될 수 있기 때문에 유지 용량을 증가시킬 수 있다.

그러면, 이러한 본 발명의 실시예에 따른 액정 표시 장치의 제조 방법을 독립 배선 방식에 따른 도 2 및 도 7a 내지 도 7k를 참고로 하여 설명한다.

평행한 절연 기판(100) 위에 다결정 규소층(200)을 형성한다. 이때, 규소층(200)의 결정성을 증대시키기 위해 열처리나 레이저 어닐링(laser annealing)을 실시할 수도 있다(도 7a 참조).

질화 규소(SiN_x)나 이산화 규소(SiO₂)를 500-3,000Å 두께로 증착하여 게이트 절연막(300)을 형성한다(도

7b 참조).

알루미늄으로 게이트 배선을 도전막(401)을 증착한 후, 그 위에 이산화 규소로 이루어진 500-2,500Å의 두께의 제1 절연막(500) 및 유지 축전기를 금속막(600)을 차례로 적층한다. 이때, 게이트 배선 도전막(401)은 알루미늄막(도시하지 않음) 및 티타늄막(도시하지 않음)을 연속 증착하여 이중막으로 형성할 수 있으며, 제1 절연막(500)은 이산화 규소층 및 질화 규소층의 이중층 또는 산화 규소층, 질화 규소층 및 산화 규소층으로 이루어진 다중층으로 형성할 수도 있다. 또한, 유지 축전기를 금속막(600)을 최상부층이 170 물질의 석각막에 대해 석각비가 작은 몰리브덴막, 네오디움막 또는 크롬막인 다중막으로 적층할 수도 있다(도 7c 참조).

게이트 배선을 도전막(401), 제1 절연막(500) 및 유지 축전기를 금속막(600)을 동시에 패터닝하여 게이트 전극(410), 게이트 전극(410), 유지 전극(420) 및 유지 전극(430) 등의 게이트 패턴을 형성한다. 이때, 게이트 패턴 상부에 형성되는 절연막 패턴 및 금속 패턴은 게이트 패턴과 동일한 패턴으로 형성된다. 이 과정에서, 유지 전극(420), 유지 전극(420) 상부에 형성된 제1 절연막(520) 그리고 그 위에 형성된 유지 축전기를 전극(620)으로 이루어진 유지 축전기를 형성한다(도 7d 참조).

다음, 게이트 패턴을 마스크로 하여 규소층(200)에 이온 도핑을 실시함으로써 소스 영역(210) 및 드레인 영역(230)을 형성한다. n형 박막 트랜지스터와 p형 박막 트랜지스터를 모두 형성하기 위해서는 n형 도펀트(dopant)와 p형 도펀트를 각기 따로 이온 주입하여 도핑한다(도 7e 참조).

그 위에 제2 절연막(700)을 적층하고(도 7f 참조), 소스 및 드레인 영역(210, 230) 위에 위치한 게이트 절연막(300)과 제2 절연막(700)을 제거하여 각각 접촉구(C1, C2)를 형성한다(도 7g 참조). 게이트 전극(410) 상부에 접촉구가 필요한 경우에는, 소스 및 드레인 영역(210, 230)을 드러내는 접촉구(C1, C2)를 3단계로 걸쳐 실시하여야 한다. 이에 대해서는 도 8a 내지 도 8c를 참고로 하여 더 설명하겠다.

티타늄 또는 질화 티타늄 등의 데이터 배선을 금속을 증착하고 패터닝하여 데이터선(800)과 그 분지인 소스 전극(810) 및 드레인 전극(820)을 형성한다. 이때, 소스 및 드레인 전극(810, 820)은 접촉구(C1, C2)를 통해 각각 소스 및 드레인 영역(210, 230)과 연결된다(도 7h 참조).

그 위에 보호 절연막(900)을 증착한다. 이때, 보호 절연막(900)은 제2 절연막(700)과 석각비가 같은 물질로 형성한다(도 7i 참조).

다음, 드레인 전극(820) 상부의 보호 절연막(900), 유지 축전기를 전극(620) 상부의 보호 절연막(900) 및 제2 절연막(700)을 석각하여 각각 접촉구(C3)와 경유구(C4)를 형성한다. 이때, 유지 축전기를 전극(620) 상부의 절연층(700, 900)의 두께가 드레인 전극(820) 상부의 절연층(900) 두께보다 두껍기 때문에 드레인 전극(820)의 절연층 상부에서는 과석각이 발생한다(도 7j 참조).

다음, 170 물질을 증착한 후 패터닝하여 화소 전극(1)을 형성하는데, 화소 전극(1)은 접촉구(C3)를 통해 드레인 전극(820)과 접촉하여 경유구(C4)를 통해 유지 축전기를 전극(620)과 접촉한다(도 7k 참조). 앞서 설명한 바와 같이, 다중막으로 형성되어 있는 유지 축전기를 전극(620)의 최상층은 170 석각막에 대해 내성이 강한 물질로 형성되어 있기 때문에 애지 스토퍼의 역할을 한다. 따라서, 그 하부의 절연막(520)의 두께를 균일하게 유지할 수 있다. 또한, 드레인 전극(820)은 티타늄 또는 질화 티타늄으로 형성되어 있기 때문에 과석각되어 있는 접촉구(C3)를 통해 170 석각막이 스며들어도 드레인 전극(820)의 부식이 잘 일어나지 않는다.

그러면, 도 8a 내지 도 8c를 참고로 하여 도 7g 공정 즉, 소스 및 드레인 영역 상부에 접촉구를 형성하는 과정을 좀 더 자세히 설명한다.

먼저 소스 및 드레인 영역(210, 230) 상부 및 유지 축전기를 전극(620) 상부의 제2 절연막(700)을 석각하고(도 8a 참조), 게이트 전극(410) 상부의 금속 패턴(610)을 석각한 다음(도 8b 참조), 소스 및 드레인 영역(210, 230) 상부에 위치한 게이트 절연막(500) 및 게이트 전극(410) 상부의 제1 절연막(510)을 석각함으로써, 소스 및 드레인 영역(210, 230)과 게이트 전극(410)을 드러낸다(도 8c 참조).

이와 같은 게이트 전극 상부의 접촉구(C5)는 데이터 배선과 게이트 배선을 회로적으로 연결할 필요가 있을 때 형성한다.

이러한 실시예와 같이, 유지 축전기를 두 전극과 그 사이에 위치한 절연층으로 구성되는 유지 축전기는 도핑된 규소 패턴을 유지 축전기의 전극으로 이용하지 않고 게이트 배선층 금속으로 한 전극을 형성하기 때문에 규소 패턴의 이온 도핑 공정이 생략된다. 또한, 게이트 배선 공정에서 동시에 유지 축전기가 형성되기 때문에 별도로 공정을 추가할 필요가 없다.

발명의 효과

이상에서와 같이, 본 발명에 따른 액정 표시 장치 및 그 제조 방법은 배선 형성 과정에서 별도의 추가 공정이 없이 유지 축전기를 형성할 수 있으며, 유지 축전기의 유전체를 균일하고 얇게 형성할 수 있어서 충분한 유지 용량을 확보할 수 있을 뿐만 아니라 최소면 유지 용량의 편차를 줄일 수 있다.

(57) 청구의 범위

청구항 1

투명한 절연 기판,

상기 기판 위에 형성되어 있으며 도핑된 소스 및 드레인 영역과 상기 소스 및 드레인 영역의 사이의 도핑되지 않은 채널 영역을 포함하는 규소층,

상기 규소층을 덮고 있는 게이트 절연막,

상기 게이트 절연막 위에 형성되어 있으며 상기 채널 영역 위에 위치하는 게이트 전극.

상기 게이트 절연막 위에 형성되어 있는 유지 전극.

상기 유지 전극 위에 형성되어 있는 유지 축전기용 절연막.

상기 유지 축전기용 절연막 위에 형성되어 있는 유지 축전기용 전극.

상기 드레인 영역과 전기적으로 연결되어 있으며 상기 유지 축전기를 전극과 접촉하고 있는 화소 전극을 포함하는 액정 표시 장치.

청구항 2

제1항에서,

상기 유지 축전기용 전극 및 상기 유지 축전기용 절연막은 상기 유지 전극과 동일한 모양으로 형성되어 있는 액정 표시 장치.

청구항 3

제2항에서,

상기 게이트 전극 및 상기 유지 축전기용 전극이 형성되어 있는 상기 게이트 절연막 상부에 층간 절연막을 더 포함하며, 상기 층간 절연막 및 상기 게이트 절연막에는 상기 소스 및 드레인 영역을 각각 드러내는 제1 및 제2 접촉구가 형성되어 있으며, 상기 제1 및 제2 접촉구를 통해 상기 소스 및 드레인 영역과 각각 연결되는 소스 및 드레인 전극을 더 포함하는 액정 표시 장치.

청구항 4

제3항에서,

상기 소스 및 드레인 전극을 덮고 있는 보호 절연막을 더 포함하며, 상기 보호 절연막 및 상기 층간 절연막은 상기 드레인 전극을 드러내는 제3 접촉구 및 상기 유지 축전기용 전극 패턴을 드러내는 경유구를 가지고 있고, 상기 화소 전극이 상기 제3 접촉구를 통해 상기 드레인 전극과 연결되어 있으며 상기 경유구를 통해 상기 유지 축전기용 전극과 접촉하고 있는 액정 표시 장치.

청구항 5

제4항에서,

상기 유지 축전기용 전극은 이중막 또는 다중막으로 형성되어 있으며, 상기 이중막 또는 다중막의 최상층은 상기 층간 절연막 및 상기 보호 절연막보다 식각배가 작은 물질로 형성되어 있는 액정 표시 장치.

청구항 6

제5항에서,

상기 최상층은 물리브탄, 크롬 또는 네오디뮴으로 형성되어 있는 액정 표시 장치.

청구항 7

제6항에서,

상기 소스 및 드레인 전극은 티타늄 또는 질화 티타늄으로 형성되어 있는 액정 표시 장치.

청구항 8

제2항에서,

상기 유지 축전기용 절연막은 500~2,500Å의 두께를 가지는 액정 표시 장치.

청구항 9

제8항에서,

상기 유지 축전기용 절연막은 산화 규소막/질화 규소막으로 이루어진 이중막인 액정 표시 장치.

청구항 10

제8항에서,

상기 유지 축전기용 절연막은 산화 규소막/질화 규소막/산화 규소막으로 이루어진 삼중막인 액정 표시 장치.

청구항 11

제8항에서,

상기 게이트 전극 및 상기 유지 전극은 알루미늄막인 허부층과 티타늄막인 상부층의 이중층으로 이루어진 액정 표시 장치.

청구항 12

두쌍 절연 기판 위에 규소층을 형성하는 단계.

상기 규소층을 덮는 게이트 절연막을 형성하는 단계.

상기 게이트 절연막 위에 게이트 배선용 제1 금속막, 유지 축전기용 절연막 및 유지 축전기를 제2 금속막을 연속으로 증착하는 단계.

상기 제1 금속막 및 상기 유지 축전기용 절연막 및 상기 제2 금속막을 동시에 패터닝하여 제1 전극 및 상기 제1 전극 위에 형성되어 있는 유지 축전기용 절연층 및 상기 절연층 위에 제2 전극을 포함하는 유지 축전기와 게이트 전극을 형성하는 단계.

상기 게이트 전극을 마스크로 하여 상기 규소층에 이온을 주입하여 도핑된 소스 및 드레인 영역을 형성하는 단계.

상기 유지 축전기 및 상기 드레인 영역과 전기적으로 연결되는 화소 전극을 형성하는 단계를 더 포함하는 액정 표시 장치의 제조 방법.

청구항 13

제12항에서,

상기 게이트 전극 및 상기 유지 축전기 위에 중간 절연막을 증착하는 단계, 상기 중간 절연막의 일부를 식각하여 상기 소스 및 드레인 영역을 드러내는 정축구를 형성하는 단계, 상기 정축구를 통해 상기 소스 및 드레인 영역과 연결되는 소스 및 드레인 전극을 형성하는 단계, 상기 소스 및 드레인 전극 위에 보호 절연막을 적층하는 단계, 상기 드레인 전극이 드러나도록 보호 절연막을 식각하는 단계를 더 포함하는 액정 표시 장치의 제조 방법.

청구항 14

제13항에서,

상기 중간 절연막은 상기 보호 절연막과 식각비가 같은 물질로 형성하는 액정 표시 장치의 제조 방법.

청구항 15

제14항에서,

상기 보호 절연막을 식각하는 단계에서 상기 제2 전극 상부에 위치한 상기 중간 절연막을 식각하는 액정 표시 장치의 제조 방법.

청구항 16

제15항에서,

상기 제2 금속막은 다중막으로 형성하며 상기 다중막의 최상부막은 상기 보호 절연막 및 상기 중간 절연막 보다 식각비가 작은 물질로 형성하는 액정 표시 장치의 제조 방법.

청구항 17

제16항에서,

상기 제2 금속막의 상기 최상부막은 폴리브덴, 크롬 또는 네오디뮴으로 형성하는 액정 표시 장치의 제조 방법.

청구항 18

제12항에서,

상기 유지 축전기용 절연막은 이산화 규소막/질화 규소막의 이중막으로 형성하는 액정 표시 장치의 제조 방법.

청구항 19

제12항에서,

상기 유지 축전기용 절연막은 이산화 규소막/질화 규소막/이산화 규소막의 삼중막으로 형성하는 액정 표시 장치의 제조 방법.

청구항 20

제18항 또는 제19항에서,

상기 유지 축전기용 절연막은 500~2,500Å의 두께로 형성하는 액정 표시 장치의 제조 방법.

청구항 21

제12항에서,

상기 제1 금속막은 알루미늄막/티타늄막의 이중막으로 형성하는 액정 표시 장치의 제조 방법.

청구항 22

제13항에서,

상기 소스 및 드레인 영역을 드러내는 접촉구를 형성하는 단계는

상기 보조 절연막을 식각하여 상기 소스 및 드레인 영역 및 상기 게이트 전극 상부에 각각 제1, 제2 및 제3 계구부를 형성하는 단계.

상기 게이트 전극 상부의 상기 제2 금속막을 식각하여 제3 계구부를 포함하는 제4 계구부를 형성하는 단계.

상기 소스 및 드레인 영역 상부의 상기 게이트 절연막 및 상기 게이트 전극 상부의 상기 유지 층간층을 절연막을 식각하여 상기 제1 및 제2 계구부 하부와 상기 제4 계구부 하부에 각각 접촉구를 형성하는 단계

를 포함하는 액정 표시 장치의 제조 방법.

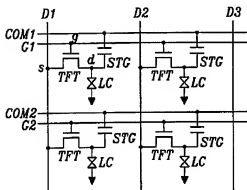
참구항 23

제13항에서,

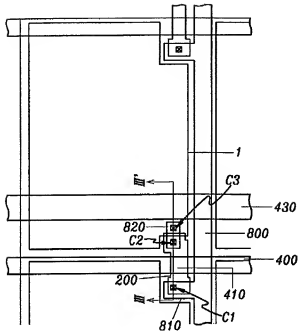
상기 소스 및 드레인 전극은 티타늄 또는 질화 티타늄으로 형성하는 액정 표시 장치의 제조 방법.

도면

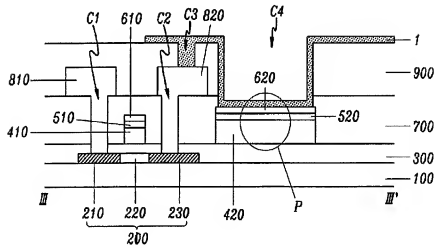
도면1



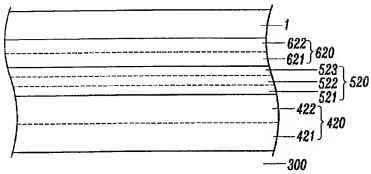
도면2



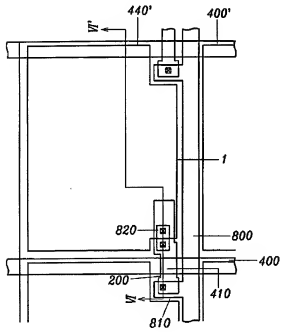
도면3



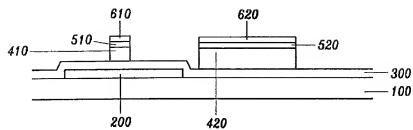
도 24



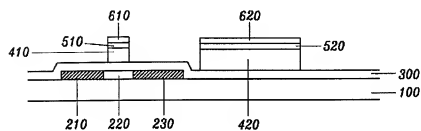
도 25



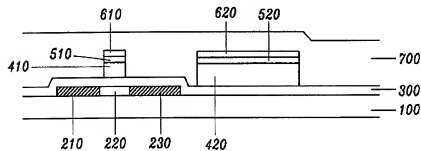
도면7d



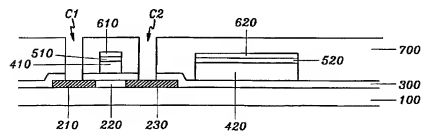
도면7e



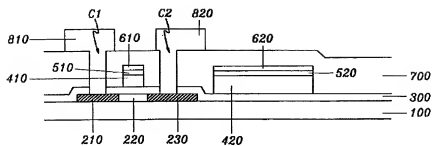
도면7f



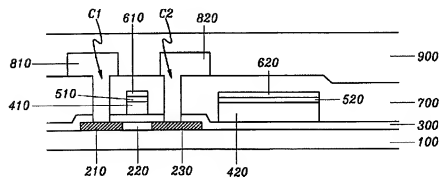
도면7g



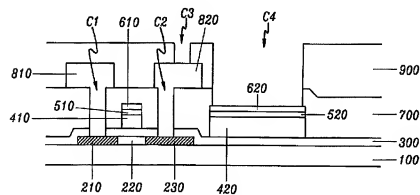
도면7a



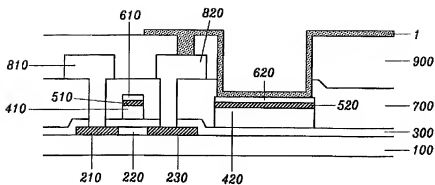
도면7b



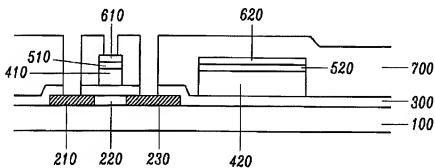
도면7c



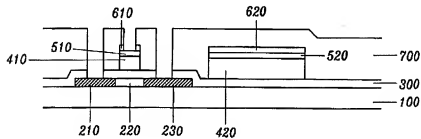
도면7k



도면8a



도면8b



도 20c

